



日 本 国 特 許 庁  
JAPAN PATENT OFFICE

M. Ito et al.  
3/30/04  
Q 80548  
1 of 1

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年    3 月 3 1 日  
Date of Application:

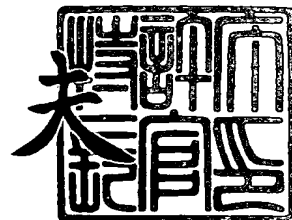
出 願 番 号                      特 願 2 0 0 3 - 0 9 3 1 0 0  
Application Number:  
[ST. 10/C]:                      [ J P 2 0 0 3 - 0 9 3 1 0 0 ]

出      願      人                      N E C 液 晶 テ ク ノ ロ ジ ー 株 式 会 社  
Applicant(s):

2 0 0 4 年    1 月    5 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 74610728

【提出日】 平成15年 3月31日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 1/405

【発明の名称】 映像信号処理装置

【発明者】

    【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

    【氏名】 伊藤 正厚

【発明者】

    【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

    【氏名】 渡邊 崇志

【特許出願人】

    【識別番号】 000004237

    【氏名又は名称】 日本電気株式会社

【代理人】

    【識別番号】 100081433

    【弁理士】

    【氏名又は名称】 鈴木 章夫

【手数料の表示】

    【予納台帳番号】 007009

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

    【包括委任状番号】 9002138

【プルーフの要否】 要



【書類名】 明細書

【発明の名称】 映像信号処理装置

【特許請求の範囲】

【請求項 1】 所定ビット数の入力映像信号をビット数が異なる一方で前記入力映像信号と同等の多階調表現を行う映像信号として信号処理する多階調処理手段と、ビット数変換された前記映像信号の階調特性を予め設定された階調特性の映像信号に補正する階調特性補正手段とを備えることを特徴とする映像信号処理装置。

【請求項 2】 前記多階調処理手段は入力映像信号をそれよりも少ないビット数で、時間的な表示制御により前記入力映像信号と同等の多階調での表示を行なう映像信号に変換するフレームレートコントロール装置で構成されることを特徴とする請求項 1 に記載の映像信号処理装置。

【請求項 3】 前記多階調処理手段は入力映像信号をそれよりも少ないビット数で、空間的な表示制御により前記入力映像信号と同等の多階調での表示を行なう映像信号に変換するディザ装置で構成されることを特徴とする請求項 1 に記載の映像信号処理装置。

【請求項 4】 前記階調特性補正手段は入力される映像信号をアドレスとして予め格納した階調データを読み出すメモリ構成のルックアップテーブルで構成されることを特徴とする請求項 1 ないし 3 のいずれかに記載の映像信号処理装置。

【請求項 5】 前記階調特性補正手段から出力される映像信号のビット数は前記入力映像信号のビット数よりも少ないことを特徴とする請求項 1 ないし 4 のいずれかに記載の映像信号処理装置。

【請求項 6】 前記階調特性補正手段から出力される映像信号のビット数は前記入力映像信号のビット数と同じであることを特徴とする請求項 1 ないし 4 のいずれかに記載の映像信号処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は入力映像信号を出力側のビット数に適合するビット数に変換する一方で入力映像信号と同等の多階調表示を可能にした映像信号処理装置に関し、特に装置内に設けられるメモリ容量の縮小を実現して小規模化、低消費電力化を図った映像信号処理装置に関するものである。

## 【0002】

### 【従来の技術】

液晶表示装置等のディスプレイ装置、あるいはレーザプリンタ等の印刷装置等では表示画面や印刷画面における多階調化が進められている。多階調化のためには映像信号を多ビット化するが表示装置側あるいはプリンタ出力側でのビット数の増大には制約を受ける。そのため、入力映像信号と同等の多階調表示を実現する一方でビット数をディスプレイ装置や印刷装置のビット数に適合させる技術が提案されている。この種の技術としてFRC（フレームレートコントロール：Frame Rate Control）装置やディザ変換装置がある。また、この種の映像信号処理装置では映像信号の階調特性（ $\gamma$ 特性）をディスプレイ装置や印刷装置の階調特性に合わせるために、予め階調特性に対応したLUT（ルックアップテーブル：Look Up Table）を用いて映像信号の階調特性を補正する技術も提案されている。

## 【0003】

例えば、特許文献1を参照すると、入力映像信号をLUTにおいて階調特性を補正し、補正された映像信号をディザ変換装置において出力側のビット数に適合したビット数に低減する技術が開示されている。このような特許文献1の技術を用いて、例えば10ビットの入力映像信号を8ビットで駆動する液晶表示装置に入力させる映像信号処理装置を構成した場合には、図9に示す構成となる。すなわち、映像信号処理装置101は10ビットの入力映像信号S10をLUT112において階調補正する。LUT112は10ビットで構成される映像信号の画素数1024（2の10乗）をアドレスとするメモリで構成されており、各アドレスのメモリには予め補正階調データが格納されている。そして、入力映像信号S10が入力されたときに、該当するアドレスに格納されている補正階調データを読み出して10ビットの階調補正された映像信号S10aを出力するようになっている。そのため、LUT112には少なくとも10ビットの入力映像信号に対応し

た 1024 のメモリセルが必要となる。

【0004】

【特許文献1】 特開平9-50262号公報

【0005】

次いで、LUT112において階調特性が補正された10ビットの映像信号S10aについてFRC111において液晶表示装置2に適合する8ビットの映像信号S8に変換する。この8ビットの映像信号S8を液晶表示装置2に入力することにより、液晶表示装置2においては画素表示を時間的に制御することによって10ビットの映像信号と同程度の多階調である1024階調の表示が実現可能となる。なお、前記FRCに代えて、ディザ変換装置、誤差拡散装置等のように、画素表示を空間的に制御して多階調化を実現する装置も使用される。

【0006】

【発明が解決しようとする課題】

このように従来の技術では、映像信号の階調特性を補正するために用いられているメモリ構成のLUT112は映像信号の10ビットに対応して1024個のメモリセルが必要である。カラー液晶表示装置の場合にはRGBの各色のそれぞれについて同様にFRCやLUTが必要であり、合計で3個のLUTの合計のメモリ容量は1024×3となる。そのため、映像信号処理装置におけるLUT全体のメモリ容量が極めて大きいものとなって消費電力も大きくなり、携帯電話の液晶表示装置に適用したような場合には消費電力が無視できないものとなる。

【0007】

本発明の目的は、入力映像信号による映像の多階調表示を確保する一方で、LUT等の階調特性補正手段のメモリ容量を低減して消費電力の低減を図った映像信号処理装置を提供するものである。

【0008】

【課題を解決するための手段】

本発明の映像信号処理装置は、所定ビット数の入力映像信号をビット数が異なる一方で入力映像信号と同等の多階調表現を行う映像信号として信号処理する多階調処理手段と、ビット数変換された映像信号の階調特性を予め設定された階調

特性の映像信号に補正する階調特性補正手段とを備えることを特徴とする。

#### 【0 0 0 9】

ここで、前記多階調処理手段は入力映像信号をそれよりも少ないビット数で、時間的な表示制御により入力映像信号と同等の多階調での表示を行なう映像信号に変換する F R C で構成される。あるいは、入力映像信号をそれよりも少ないビット数で、空間的な表示制御により入力映像信号と同等の多階調での表示を行なう映像信号に変換するディザ装置で構成される。

#### 【0 0 1 0】

また、前記階調特性変補正段は入力される映像信号をアドレスとして予め格納した階調データを読み出すメモリ構成の L U T で構成される。この場合、階調特性補正手段から出力される映像信号のビット数は入力映像信号のビット数よりも少なくされ、あるいは、入力映像信号のビット数と同じとされる。

#### 【0 0 1 1】

本発明によれば、階調特性補正手段に入力される映像信号はその前段の多階調処理手段によって入力映像信号よりもビット数が低減されているため、階調特性補正手段を構成しているメモリメモリ容量を低減することができ、映像信号処理装置の小型化、低消費電力を実現することが可能になる。

#### 【0 0 1 2】

##### 【発明の実施の形態】

次に、本発明の実施形態を図面を参照して説明する。図 1 は本発明の映像信号処理装置の全体構成を示すブロック回路図である。ここでは 1 0 ビットの入力映像信号により 8 ビットの映像信号で表示を行うように構成されたカラー液晶表示装置を駆動して映像表示するように構成した例を示しており、しかも当該カラー液晶表示装置においては入力映像信号と同等の 1 0 ビットの多階調と同等の多階調での映像表示を実現する構成例を示している。映像信号処理装置 1 は赤色（R）、緑色（G）、青色（B）の各色の映像信号処理部で構成されている。例えば、赤色映像信号処理部 1 R では、1 0 ビットの赤色の入力映像信号 R S 10 は先ず多階調処理手段としての F R C 1 1 に入力され、この F R C 1 1 において 8 ビットの赤色映像信号 R S 8 に変換される。前記 F R C 1 1 は既存の F R C がそのま

ま利用することができる。ここでは、10ビットの入力映像信号の下位2ビット分を複数フレーム間で時間的に配分させることで10ビットの映像信号と同等の多階調数での表示が可能とされている。

#### 【0013】

変換された8ビットの映像信号RS8は階調特性補正手段としてのLUT12に入力され、このLUT12において階調特性が補正された赤色映像信号RS8aとされる。前記LUT12はFRC11で変換された映像信号が8ビットであるため、2の8乗の256のアドレスに対応するメモリセルを有するメモリとして構成されている。各メモリセルには補正する階調特性に対応したデータが格納されており、FRC11で変換された8ビットの映像信号は対応するメモリセルに格納されたデータが読み出され、階調特性が補正された8ビットの映像信号となる。

#### 【0014】

以上の構成は緑色映像信号処理部1G、青色映像信号処理部1Bの各色についても同様であるので、それぞれの内部構成については省略するが、それぞれ入力映像信号を階調補正された緑色映像信号GS8a、BS8aとして出力される。

。

#### 【0015】

このようにしてそれぞれ8ビットの映像信号に変換されたRGBの各映像信号RS8a、GS8a、BS8aは液晶表示装置2のドライバ回路21に入力され、当該液晶表示装置2においてフレームレートコントロールされて映像表示を行うことにより、10ビットの映像信号と同等な多階調での映像表示が実現される。

。

#### 【0016】

以上の構成の映像信号処理装置1について詳細に説明する。前記FRC11は、例えば、図2に示すように、10ビットの入力映像信号の階調を単純に8ビットの階調に変換した場合には、同図の破線に示すように2ビット相当分の階調が失われることになる。そこで、図3に示すように、入力映像信号を構成する10ビットのうち、下位2ビットについては第1フレームから第4フレームに時間的

に配分した表示を行うことで、図2の実線に示したように、階調0, 0.25, 0.5, 0.75のように多階調化することが可能になる。すなわち、各画素について、4個のフレーム期間において、表示しない場合と、1フレーム期間表示する場合と、2フレーム期間表示する場合と、3フレーム期間表示する場合とで平均的な輝度は $0/4$ ,  $1/4$ ,  $2/4$ ,  $3/4$ となり、4つの階調数での表示が可能である。このようにすることで、8ビット（2の8乗）個の輝度レベルで（2の10乗）個の階調が得られることになり、10ビットの輝度レベルと同程度の多階調表示が可能になる。

#### 【0017】

また、本発明にかかる多階調処理手段は、前記FRC11に代えてディザ変換装置で構成してもよく、この場合には、例えば、特許文献1に記載の技術と同様なディザ変換装置として構成することが可能である。特許文献1の技術を利用すれば、図4に示すように、10ビットの映像信号のうち下位2ビットを比較器11によりディザマスクのしきい値と比較し、しきい値よりも大きい場合にはマルチプレクサ112において上位8ビットに「1」を加えて出力し、小さい場合には上位8ビットをそのまま出力するように構成する。これにより、ディザ変換装置から出力される8ビットの映像信号により液晶表示装置において10ビットの階調と同程度の多階調が得られることになる。

#### 【0018】

次いで、ビット数が8ビットに低減された映像信号はLUT12に入力される。LUT12は、例えば図5に示すように、2の8乗（=256）個のメモリセルにそれぞれ補正階調データが格納されており、入力された8ビットの映像信号の階調に対応するメモリセルから格納された補正階調データが出力される。具体的に、図6（a）に実線で示すように、LUT12の入出力関係を線形とし、そのときの液晶の輝度特性が図6（b）の実線である場合を考える。図6（b）の破線で示す所望の輝度特性を得る場合、a階調のLUTでは輝度が不足しており、所望の輝度はb階調のLUT入力に相当する。よって、図6（a）の破線のように、a階調入力にはb階調出力に対応する補正階調データがメモリセルに格納される。このようなアルゴリズムにより、メモリセルには補正階調データが全て



格納される。これにより、階調補正された映像信号によって液晶表示装置 2 では所望の輝度特性を持った映像表示が可能になる。

#### 【0019】

このように、入力映像信号が 10 ビットであるのにかかわらず LUT 12 は 8 ビットに対応したメモリで構成することができ、従来の 10 ビット (= 1024 個) のメモリ容量から 8 ビット (= 256 個) のメモリ容量へと 1/4 にメモリ容量を低減することができる。このことはカラー液晶表示装置 2 の 1 画素を構成している RGB の各色にそれぞれ対応する 3 つの各色の映像信号処理部 1R, 1G, 1B の各 LUT 12 についても同様であり、これら 3 つの LUT 12 の全体を考慮すれば、前記したメモリ容量の低減効果は極めて大きなものになる。これにより、LUT 12 の小型化、低消費電力化が実現でき、さらには映像信号処理装置 1 全体の小型化、低消費電力化が実現できる。

#### 【0020】

ここで、図 10 に示したような従来の映像信号処理装置 101 のように、入力映像信号を先に LUT 112 において階調特性を補正した後、FRC 111 においてビット数を変換した場合と、図 1 に示した本発明装置のように、入力映像信号を先に FRC 11 においてビット数を低減した後に、LUT 12 において階調特性を補正した場合を比較する。FRC 111, 11 においては、いずれも入力 が 10 ビットであり出力が 8 ビットであるので、入力映像信号に対する出力映像信号の関係は両者とも同等である。

#### 【0021】

一方、LUT 112, 12 について比較すると、従来装置では入力映像信号に対応するアドレスが 10 ビット対応でかつ出力が 10 ビットであるのに対し、本発明装置では入力映像信号に対応するアドレスが 8 ビット対応でかつ出力が 8 ビットである。そのため、LUT 12 における階調特性補正に際してのビット間の間隔が大きくなり、階調特性補正の忠実性の点で LUT 112 におけるよりも不利になるおそれがある。しかしながら、携帯電話機等のように階調特性の忠実性の要求が緩やかな液晶表示装置に適用した場合には、実用的に問題が生じることがない程度の特徴が得られることは確認されている。

## 【0022】

ところで、一般にモノクロ液晶表示装置において、カラー液晶表示装置のRGBの3つのドットを1つの画素として多階調表示する技術が提案されており、理論的に $(255 \times 3) + 1 = 766$ 階調が実現できる。具体的に図7を参照して説明する。縦にm、横にnをとり、766個のマトリクスが示されている。階調は0階調から765階調までの $(3m + n)$ で表される。例えば、0階調は $m = 0, n = 0$ の座標をとり、それぞれ3つのドットの階調は $(0, 0, 0)$ となる。2階調は $m = 0, n = 2$ の座標をとり、それぞれ3つのドットの階調は $(0, 1, 1)$ と示され、765階調は $m = 255, n = 0$ の座標をとり、それぞれ3つのドットの階調は $(255, 255, 255)$ となる。図7の各3つのドットの階調は例として示しているが、それぞれの階調は任意の値をとることができる。このような技術を本発明の映像信号処理装置に適用した場合には、 $766 \times 4 = 3064$ の階調を実現できる。すなわち、LUTは766階調 $\div 9.5$ ビットのアドレスを持ち、2ビットのFRCを持つと入力11.5ビットの映像信号に対応することができる。これにより、11.5ビットと同等の多階調モノクロ表示ができることになり、従来の構成を適用したときに11.5ビット対応のLUTを用いる場合に比較してLUTのさらなる小型化、低消費電力化を実現することが可能になる。

## 【0023】

以上の説明は液晶表示装置の対応ビット数が入力映像信号のビット数よりも小さい場合の例であるが、本発明は液晶表示装置の対応ビット数が入力映像信号のビット数と同じ場合にも適用することが可能である。図8(a)はその実施形態のブロック図であり、8ビットの入力映像信号で8ビット対応の液晶表示装置に映像表示を行う例を示している。映像信号処理装置1aでは8ビットの入力映像信号S8をFRC11aに入力し、当該入力映像信号と同等の多階調での表示が可能な6ビットの映像信号S6に変換する。そして、このFRC11aから出力される映像信号S6を6ビット対応のLUT12aにおいて階調特性を補正する。このとき、LUT12aは出力する映像信号に対して補間を行って8ビットの階調変換された映像信号S8aとして出力し、この8ビットの映像信号S8aに

より液晶表示装置 2 での映像表示を行っている。

#### 【0024】

このように LUT 12 a において補間を行って映像信号のビット数を増加させることで、LUT 12 a に入力される映像信号 S 6 の階調特性のビット間を狭めることになり、階調特性を改善する上で有利になる。特に、FRC 11 a によってビット数が低減された映像信号をそのまま階調特性を補正した場合には前記実施形態のように忠実性が低下するおそれがあるが、このような補間を行うことでメモリ容量を低減しながらも階調特性の劣化を防止することが可能になる。

#### 【0025】

因みに、図 8 (b) にこの実施形態に対応する従来の映像信号処理装置 1 b の構成例を示すと、8 ビットの入力映像信号 S 8 を LUT 12 b において出力の補間を行って階調特性が補正された 10 ビットの映像信号 S 10 として出力し、この映像信号 S 10 を FRC 11 b において 10 ビットと同等の多階調表示が可能な 8 ビットの映像信号 S 8 a に変換し、液晶表示装置 2 での映像表示を行なうことになる。

#### 【0026】

この実施形態では、入力映像信号が 8 ビットであるのに対し LUT 12 a は 6 ビット対応で良く、図 8 (b) の従来の構成例の 8 ビット対応の LUT 12 b に比較して LUT の小型化、低消費電力化を図ることができることは前記実施形態と同じである。なお、LUT のメモリ容量を低減することで従来の構成例に比較すれば階調特性の忠実性が若干低下することも同様であるが、前記したように補間によってこの点は改善されることになる。

#### 【0027】

ここで、前記各実施形態では、多階調処理手段として FRC を用いた例について説明したが、ディザ処理装置や誤差拡散装置のように、映像信号のビット数を低減する一方で低減前の映像信号と同等の多階調での表示を実現する信号処理装置であれば本発明を同様に適用することが可能である。

#### 【0028】

また、前記各実施形態では入力映像信号が 10 ビット、あるいは 8 ビットで、

液晶表示装置が 8 ビット対応の例を説明したが、本発明はこれらのビット数に限定されるものでないことは言うまでもない。

#### 【0029】

さらに、本発明では映像信号に基づいて液晶表示装置での映像表示を行うための映像信号処理装置として構成した例を示しているが、その他の画像表示装置、あるいはレーザプリンタ等のいわゆる出力装置に映像信号を出力するための映像信号処理装置に本発明を適用することが可能であることは言うまでもない。

#### 【0030】

##### 【発明の効果】

以上説明したように本発明は、前段の多階調処理手段によって所定ビット数の入力映像信号を少ないビット数に変換する一方で入力映像信号と同等の多階調表現を行う映像信号となるように信号処理し、後段の階調特性補正手段によってビット数変換された映像信号の階調特性を予め設定された階調特性に補正する構成とすることにより、階調特性補正手段に入力される映像信号のビット数を入力映像信号のビット数よりも低減でき、当該階調特性補正手段を構成しているメモリメモリ容量を低減し、映像信号処理装置の小型化、低消費電力を実現することが可能になる。

##### 【図面の簡単な説明】

#### 【図 1】

本発明の映像信号処理装置のブロック構成図である。

#### 【図 2】

FRC の多階調処理機能を説明するための図である。

#### 【図 3】

FRC のフレーム動作を説明するための図である。

#### 【図 4】

ディザ回路の多階調処理機能を説明するための図である。

#### 【図 5】

LUT の階調特性補正機能を説明するための図である。

#### 【図 6】

階段特性の補正動作を説明するための図である。

【図 7】

モノクロ液晶表示装置における多階調表示を説明するための図である。

【図 8】

本発明の他の実施形態と対応する従来構成を比較したブロック図である。

【図 9】

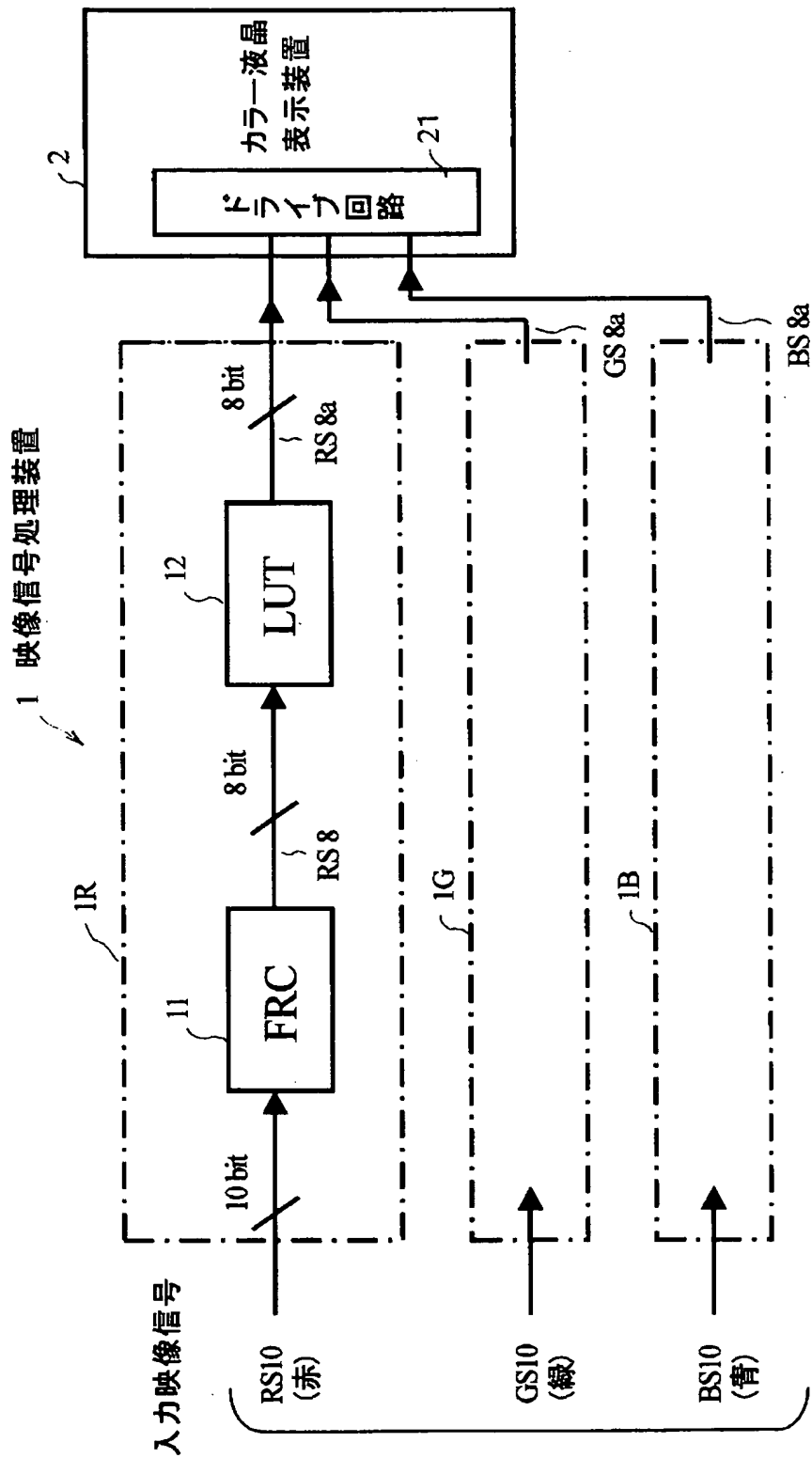
従来の映像信号処理装置のブロック図である。

【符号の説明】

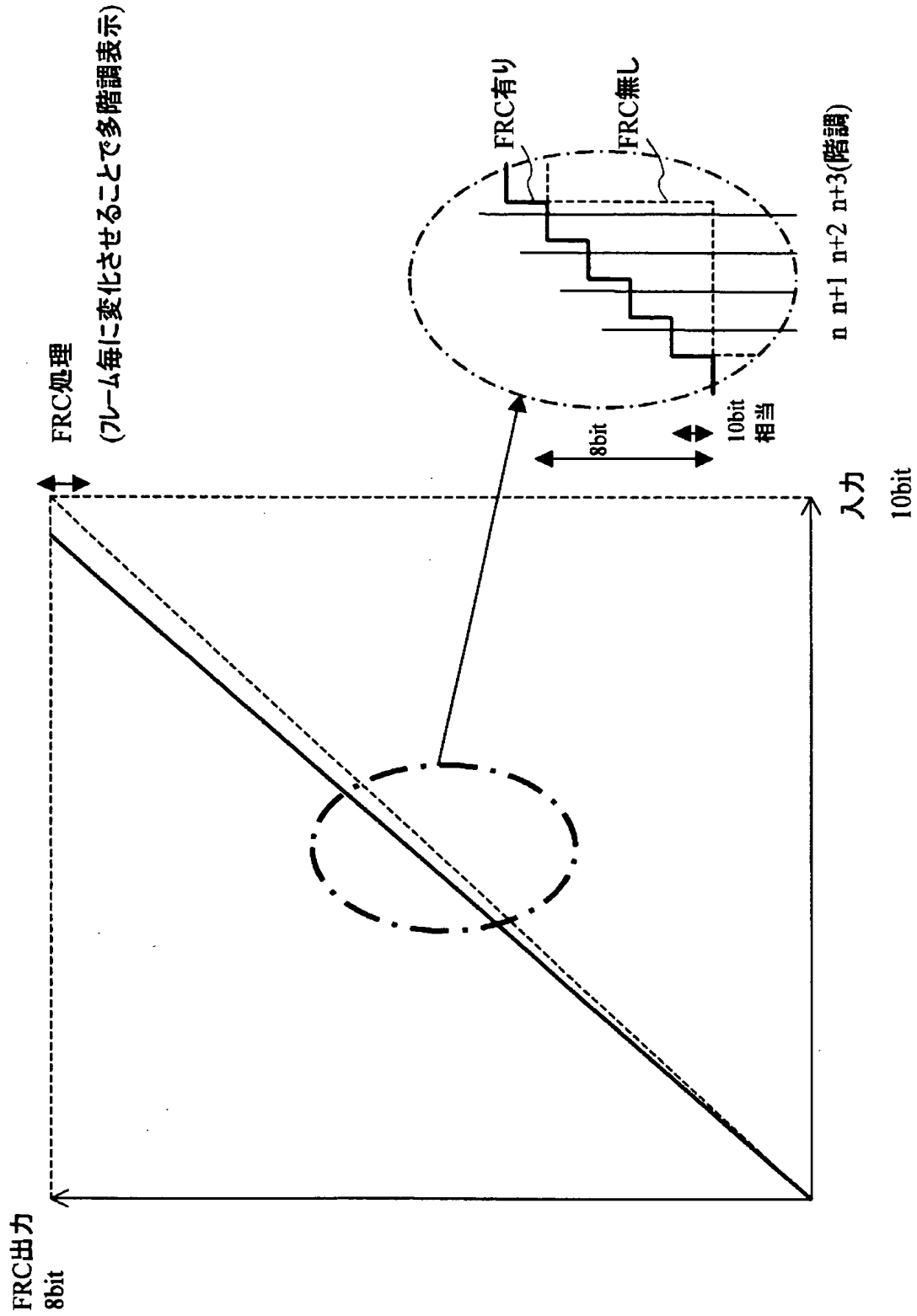
- 1, 1 a, 1 b 映像信号処理装置
- 1 R 赤色映像信号処理部
- 1 G 緑色映像信号処理部
- 1 B 青色映像信号処理部
- 2 液晶表示装置
- 1 1, 1 1 a, 1 1 b, 1 1 1 FRC (多階調処理手段)
- 1 2, 1 2 a, 1 2 b, 1 1 2 LUT (階調特性補正手段)
- 2 1 ドライバ回路

【書類名】 図面

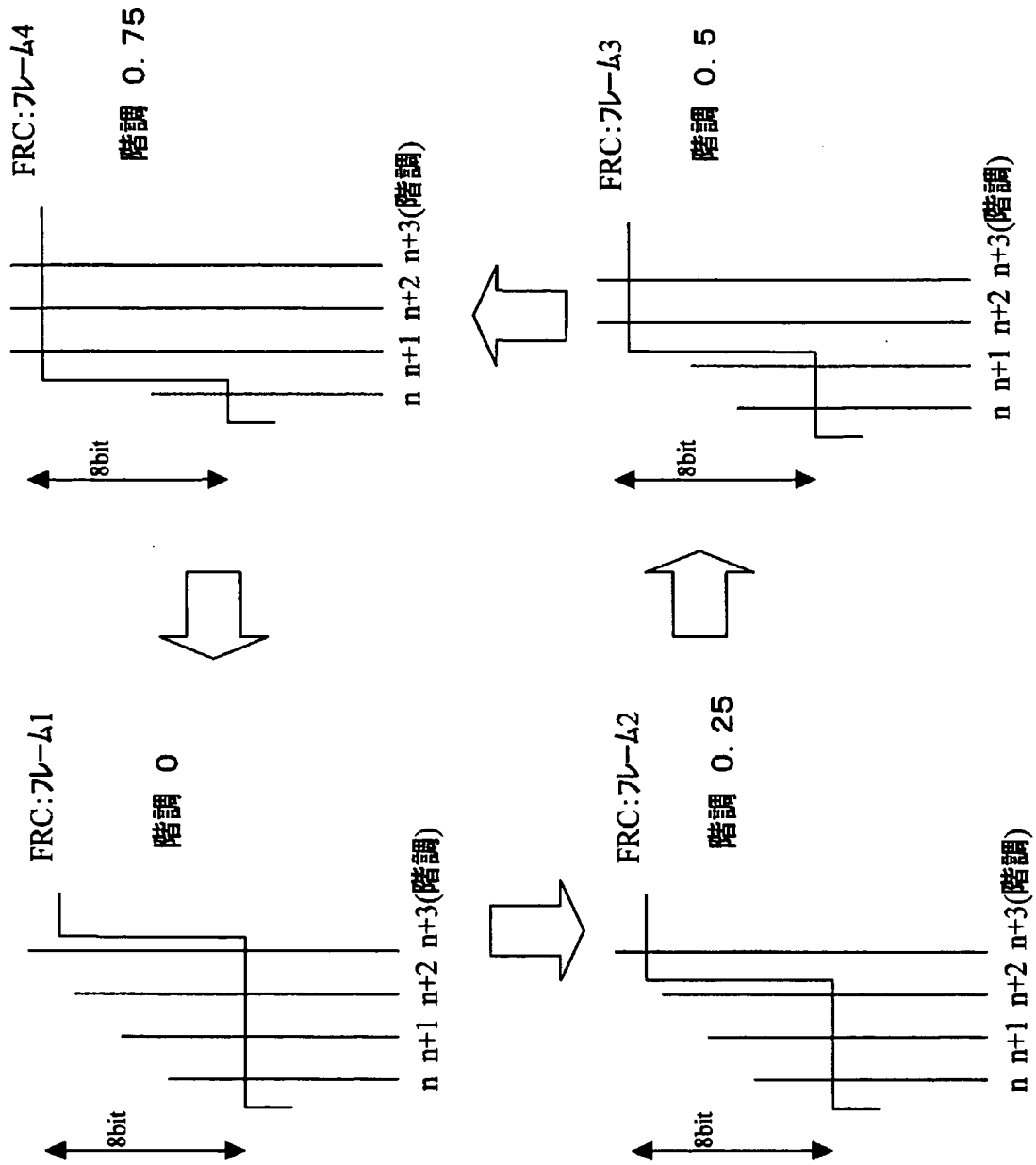
【図 1】



【図 2】

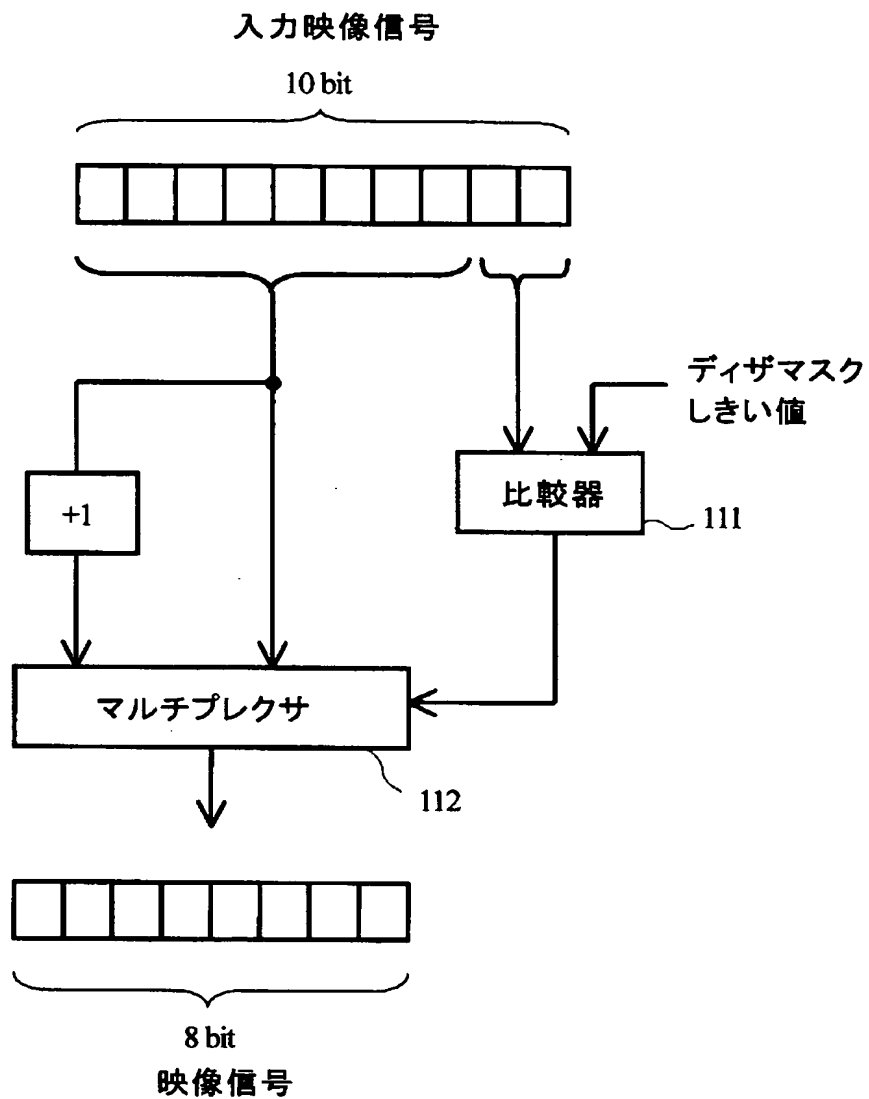


【図 3】





【図 4】

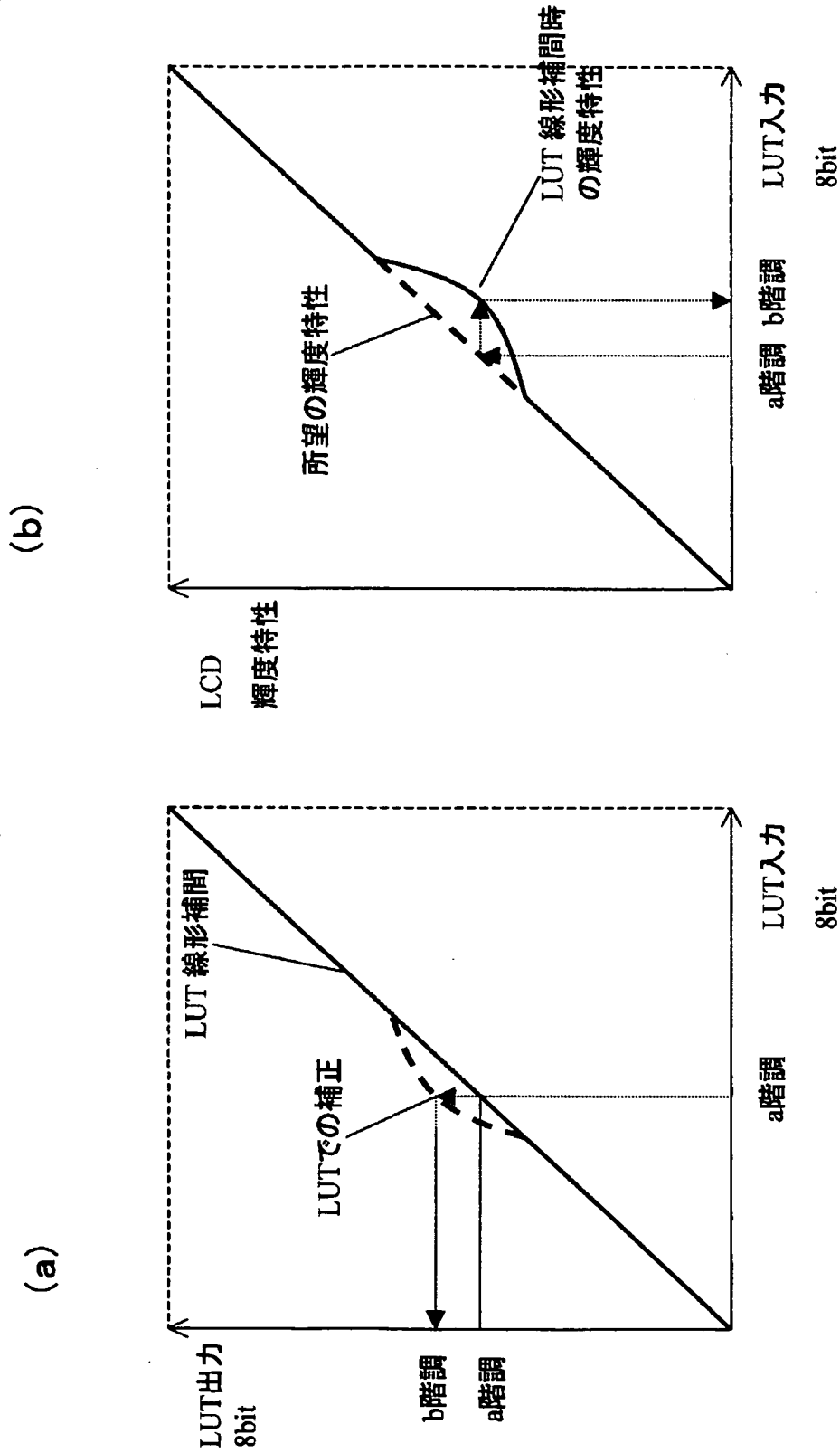


【図 5】

入力データ	補正階調データ
00000000	00000001
00000001	00000010
00000010	00000010
00000011	00000010
00101000	00111000
00101001	00111010

12 LUT

【図6】



【図 7】

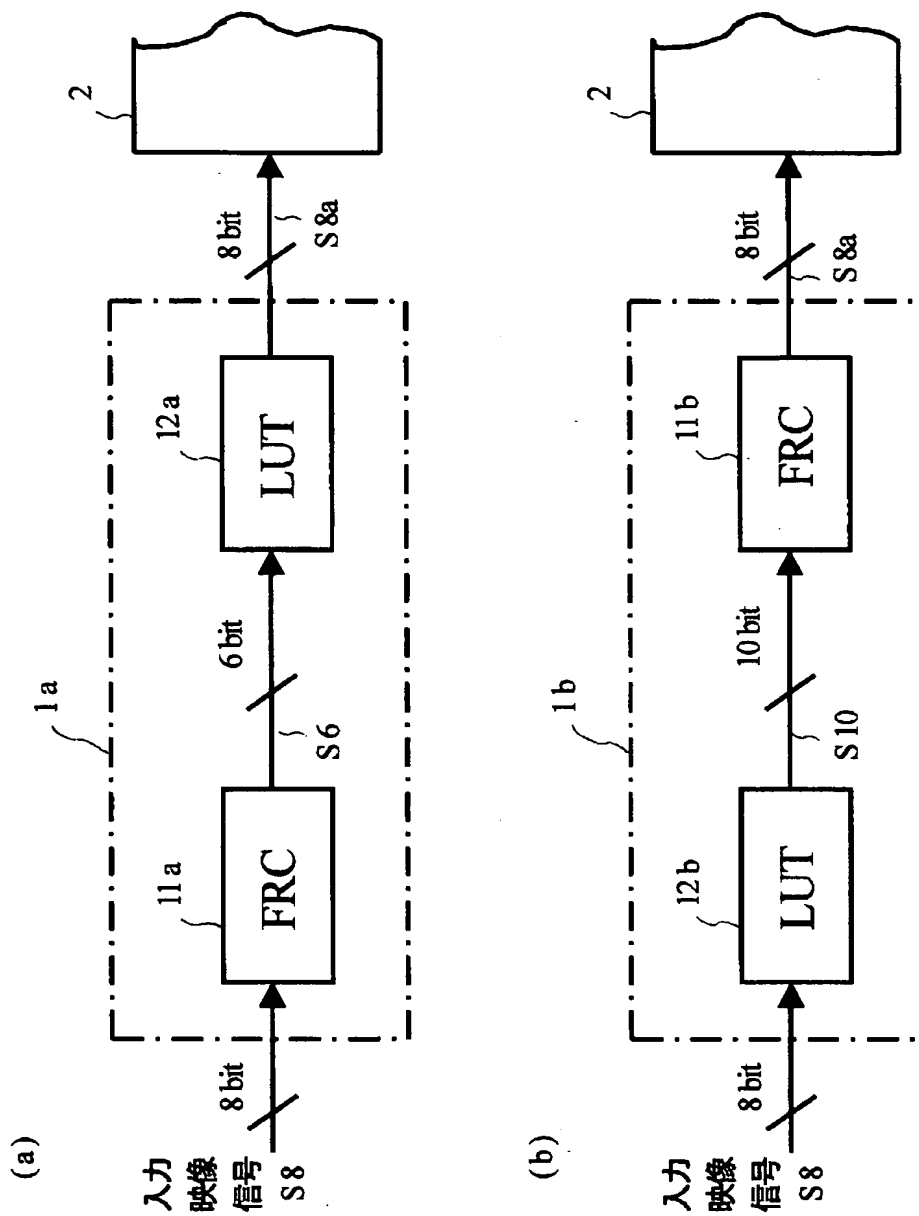
m	n		
	0	1	2
0	0, 0, 0	0, 0, 1	0, 1, 1
1	1, 1, 1	1, 1, 2	1, 2, 2
2	2, 2, 2	2, 2, 3	2, 3, 3
⋮	⋮	⋮	⋮
254	254, 254, 254	254, 254, 255	254, 255, 255
255	255, 255, 255	—	—

階調  
↙

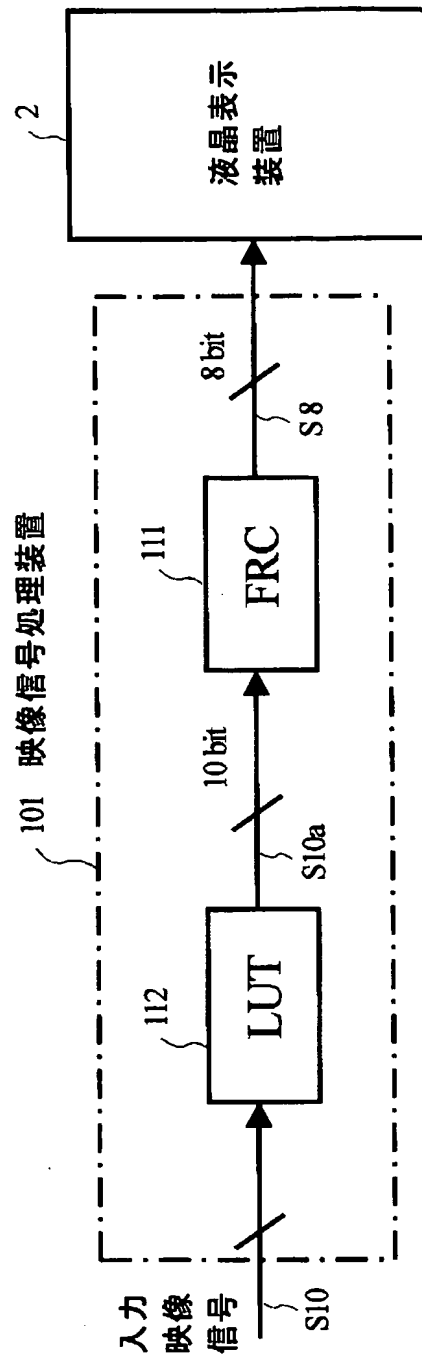
m: 8 ビットデータ

n: 3 ドット

【図 8】



【図 9】



【書類名】 要約書

【要約】

【課題】 映像の多階調表示を確保する一方でLUTのメモリ容量を低減して消費電力の低減を図った映像信号処理装置を提供する。

【解決手段】 所定ビット数の入力映像信号RS10を異なるビット数に変換する一方で入力映像信号と同等の多階調表現を行う映像信号として信号処理する多階調処理手段(FRC)11と、ビット数変換された映像信号の階調特性を予め設定された階調特性の映像信号に補正する階調特性補正手段(LUT)12とを備える。LUT12を構成しているメモリメモリ容量を低減し、映像信号処理装置1の小型化、低消費電力を実現する。

【選択図】 図1

【書類名】 出願人名義変更届（一般承継）

【提出日】 平成15年 6月23日

【あて先】 特許庁長官殿

【事件の表示】

【出願番号】 特願2003- 93100

【承継人】

【識別番号】 303018827

【氏名又は名称】 N E C 液晶テクノロジー株式会社

【承継人代理人】

【識別番号】 100081433

【弁理士】

【氏名又は名称】 鈴木 章夫

【提出物件の目録】

【物件名】 承継人であることを証明する登記簿謄本 1

【援用の表示】 特願 2 0 0 2 - 3 2 1 1 6 1 の出願人名義変更届けに添付のものを援用する。

【プルーフの要否】 要



## 認定・付加情報

特許出願の番号	特願 2003-093100
受付番号	50301040963
書類名	出願人名義変更届 (一般承継)
担当官	兼崎 貞雄 6996
作成日	平成 15 年 8 月 15 日

## &lt; 認定情報・付加情報 &gt;

## 【承継人】

【識別番号】	303018827
【住所又は居所】	神奈川県川崎市中原区下沼部 1753 番地
【氏名又は名称】	N E C 液晶テクノロジー株式会社

## 【承継人代理人】

申請人	
【識別番号】	100081433
【住所又は居所】	東京都中央区日本橋本町三丁目 1 番 6 号 永谷ビ ル 902 号 鈴木特許事務所
【氏名又は名称】	鈴木 章夫

特願 2 0 0 3 - 0 9 3 1 0 0

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 4 2 3 7 ]

1. 変更年月日

1 9 9 0 年 8 月 2 9 日

[変更理由]

新規登録

住 所

東京都港区芝五丁目 7 番 1 号

氏 名

日本電気株式会社

特願 2003-093100

出 願 人 履 歴 情 報

識別番号

[303018827]

1. 変更年月日

2003年 4月 1日

[変更理由]

新規登録

住 所

神奈川県川崎市中原区下沼部1753番地

氏 名

NEC液晶テクノロジー株式会社